

TRANSLATION OF REJECTION REASONS (Primary Examination)

1. Application No.: 092117941
2. Title of the invention: Method for Manufacturing Semiconductor Device
3. Applicant: Elpida Memory, Inc.
4. Filed: July 1, 2003
5. Decision: This application is rejected on the ground of the stipulation of Article 20, No. 2 of Patent Law

Rejection Reasons:

This application relates to a method for manufacturing a semiconductor device, which comprises a dual-stage deposition step including a first stage for introducing a material gas containing a specified metal into a reactor and a second stage for introducing an oxidizing gas into the reactor. A metal oxide film is formed on a semiconductor substrate by repeating the dual-stage deposition step.

This application is mainly characterized by introducing a material gas containing a specified metal and an oxidizing gas into the reactor by stages and repeating the process. However, it has been disclosed in TW359869 (Attachment 1) that a controller for controlling the manufacture of a capacitor in a semiconductor process system selects and controls the fluid flow from fluid supply source to the reactor, thereby making at least one dielectric layer and one conductive layer deposit on a substrate. The technical means adopted by this application, namely introducing a material gas containing a specified metal and an oxidizing gas into the reactor by two stages, is equivalent to that adopted in the cited reference, i.e. the selecting and controlling method of fluid flowing into the reactor. Thus, the technical means of this application is but a general modification of prior art.

Summing up the above, this application is obvious and can be easily achieved by those skilled in the art by utilizing conventional technology and knowledge. This application does not meet the statutory requirements for patentability, and thus should not be granted a patent according to the stipulation of Article 20, No. 2 of Patent Law.

93. 6. 24
93061345

Taiwanese Office Action

正本

經濟部智慧財產局專利核駁審定書

受文者：爾必達存儲器股份有限公司（代理人：

周良謀 先生、周良吉 先生）

地址：新竹市東大路一段一一八號十樓

發文日期：中華民國九十三年六月二十一日

發文字號：（九三）智專二（一）02117字

第0九三二〇五五六〇九〇號

一、申請案號數：〇九二一一七九四一

二、發明名稱：半導體裝置之製造方法

三、申請人：

名稱：爾必達存儲器股份有限公司

地址：日本

四、專利代理人：

姓名：周良謀 先生

地址：新竹市東大路一段一一八號十樓

姓名：周良吉 先生

地址：新竹市東大路一段一一八號十樓

五、申請日期：九十二年七月一日

專利分類IPC(7)：... H01L 27/108

六、優先權項目：

1 2002/07/02 日本 2002-194006

七、審查人員姓名：陳基發 委員

八、審定內容：

主文：本案應不予專利。

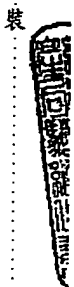
依據：專利法第二十條第二項。

理由：

(一) 本案「半導體裝置之製造方法」係關於一種半導體裝置之製造方法，其包含兩階段沈積步驟、第一階段將一特定金屬之原料氣體引入反應器，第二階段將一氧化氣體引入反應器，且重複該兩階段沈積步驟以形成金屬氧化膜於半導體基板上。

(二) 本案之主要特徵為分階段地將金屬之原料氣體與一氧化氣體引入反應，且重複進行。中華民國第三五九八六九號發明專利案（參附件一，西元一九九九年六月一日公告）揭示一種於半導體製程系統中用以控制電容器之製造之控制器，其可選擇及控制從流體供應源至反應室之流體流，以使至少一介電層及一導電層沈積於基材上。本案分二階段地將金屬之原料氣體與氧化氣體引入反應室，與習知技術中對進入反應室之流體之一種選擇及控制方式的技術手段相當，為習知技術之一般性技術手段變化。

(三) 按前開論述，本案係運用申請前既有技術，而為熟習該項技術者所能輕易完成。



裝

訂

線

據上論結，本案不符法定專利要件，爰依專利法第二十條第二項，審定如主文。

局長 蔡練生

依照分層負責規定授權單位主管決行

如不服本審定，得於文到之次日起三十日內，備具再審查理由書一式二份及規費新台幣陸仟元整（專利說明書及圖式合計在五十頁以上者，每五十頁加收新台幣五百元，其不足五十頁者以五十頁計），向本局申請再審查。

(11)公告編號: 359869

(44)中華民國88年(1999)06月01日

(51)Int. Cl. 6: H01L21/76

發明

第921/794/號
初審引証附件

全 7 頁

(54)名 稱: 半導體裝置上之熱力學安定層

(21)申請案號: 86109685

(22)申請日期: 中華民國86年(1997)07月09日

(30)優先權: (31)08/678,634

(32)1996/07/10

(33)美國

(72)發明人:

金基實

韓國

麥可·達內克

美國

馬爾芬·李奧

美國

尤金·趙

美國

(71)申請人:

應用材料股份有限公司

美國

(74)代理人: 仰軼群 先生 康偉言 先生

1

2

[57]申請專利範圍:

- 1.一種用以製造於所需溫度下呈熱力學安定之半導體裝置之方法,其包括下列步驟:
 - (a)選擇一層導電層及一層絕緣層,此等層於所需溫度下不會彼此反應並且具有一種共通元素;及
 - (b)以接觸設置方式來沈積該絕緣層及導電層。
- 2.如申請專利範圍第1項之方法,其中該共通元素為過渡金屬。
- 3.如申請專利範圍第2項之方法,其中該共通元素為VB族元素。
- 4.如申請專利範圍第3項之方法,其中該共通元素為鉍。
- 5.如申請專利範圍第4項之方法,其中該導電層係為該共通元素之氮化物。
- 6.如申請專利範圍第5項之方法,其中該絕緣層係為該共通元素之氧化物。
- 7.如申請專利範圍第6項之方法,其中該導電層為氮化鉍而該絕緣層為五氧化鉍。
- 8.如申請專利範圍第7項之方法,其中沈積該絕緣層及該導電層之步驟各別地包含熱分解伍(乙氧基)鉍及熱分解含鉍有機金屬化合物。
- 9.如申請專利範圍第8項之方法,其中該有機金屬化合物為伍(二甲基鹽胺基)鉍。
- 10.如申請專利範圍第7項之方法,其中沈積該絕緣層及該導電層之步驟包括各別地熱分解伍(乙氧基)鉍及令五鹵化鉍化合物與氨起反應。
- 11.如申請專利範圍第7項之方法,其中該沈積該絕緣層及該導電層之步驟包括各別地熱分解伍(乙氧基)鉍及於一含氮電漿內澱鍍鉍。
- 12.如申請專利範圍第7項之方法,其中沈積該絕緣層及該導電層之步驟包括各別地熱分解伍(乙氧基)鉍及於一電漿環境內令五鹵化鉍與氨或氮之一者起反

應。

13.一種製造電容器之方法，其包括下列步驟：

(a)選擇第一導電材料及第二導電材料；
(b)選擇一具有一與該第二導電材料共通的元素之介電材料；及

(c)沈積該第一及該第二導電材料及該介電材料，藉此，該介電材料被置放於該第一導電材料與該第二導電材料之間。

14.如申請專利範圍第13項之方法，其中該共通元素為過渡金屬。

15.如申請專利範圍第14項之方法，其中該共通元素為VB族元素。

16.如申請專利範圍第15項之方法，其中該共通元素為鉍。

17.如申請專利範圍第16項之方法，其中該第二導電材料係為該共通元素之氮化物。

18.如申請專利範圍第17項之方法，其中該介電材料係為該共通元素之氧化物。

19.如申請專利範圍第18項之方法，其中該第二導電材料為氮化鉍及該介電材料為五氧化鉍。

20.如申請專利範圍第19項之方法，其中沈積該第二導電材料及該介電材料之步驟係於化學蒸氣沈積室內進行。

21.一種電容器，其包括第一電極層及第二電極層及一層位於此二者間的介電層，其中該介電層於500及800°C之溫度下至少不會與該第二電極層起反應及其中該介電層及該第二電極層含有一種共通元素。

22.如申請專利範圍第21項之電容器，其中該共通元素為過渡金屬。

23.如申請專利範圍第22項之電容器，其中該共通元素為VB族元素。

24.如申請專利範圍第23項之電容器，其中該共通元素為鉍。

25.如申請專利範圍第24項之電容器，其中該介電層係為該共通元素之氧化物及

至少有一個電極層係為該共通元素之氮化物。

26.如申請專利範圍第25項之電容器，其中該介電層為五氧化鉍，該第二電極層為氮化鉍，及該第一電極層為多晶矽。

27.如申請專利範圍第22項之電容器，其中該第一電極層、第二電極層及介電層中之至少一者係為非平面性。

28.如申請專利範圍第27項之電容器，其中該等層中至少有一層具有浪形特性。

10. 29.一種於半導體製程系統中用以控制電容器之製造之控制器，其包含一個製程反應器界定一室，該室被構型成可罩住基材，及多種製程流體供應源與該製程室連通，

15. 該控制器被構型成可選擇及控制從該等流體供應源至該室之流體流，而輔助至少一層介電層及一層導電層以接觸設置方式沈積於該基材上，該介電層及該導電層包含至少一種共通元素。

20. 30.如申請專利範圍第29項之控制器，其中該控制器被構型成可控制流體流而輔助至少兩層導電層於中間夾有一層介電層之沈積。

25. 31.如申請專利範圍第30項之控制器，其中該等流體被選擇而藉此使沈積之各層於500至1000°C之溫度範圍內不會彼此反應。

30. 32.如申請專利範圍第30項之控制器，其中該共通元素為鉍。

33.如申請專利範圍第32項之控制器，其中該介電層係為五氧化鉍。

34.如申請專利範圍第33項之控制器，其中該導電層係為氮化鉍。

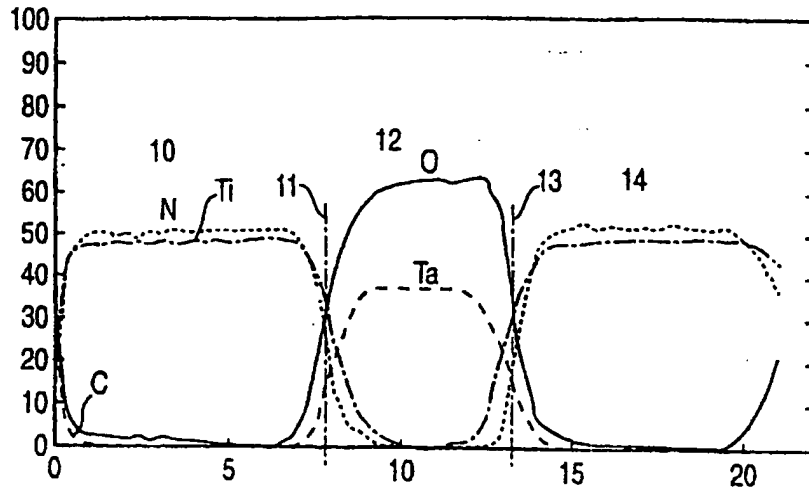
35. 35.如申請專利範圍第34項之控制器，其中至少有一種流體為含鉍有機金屬化合物。

40. 36.如申請專利範圍第35項之控制器，其中有一種流體為伍(二甲基醯胺基)鉍及另一種流體為伍(乙氧基)鉍。

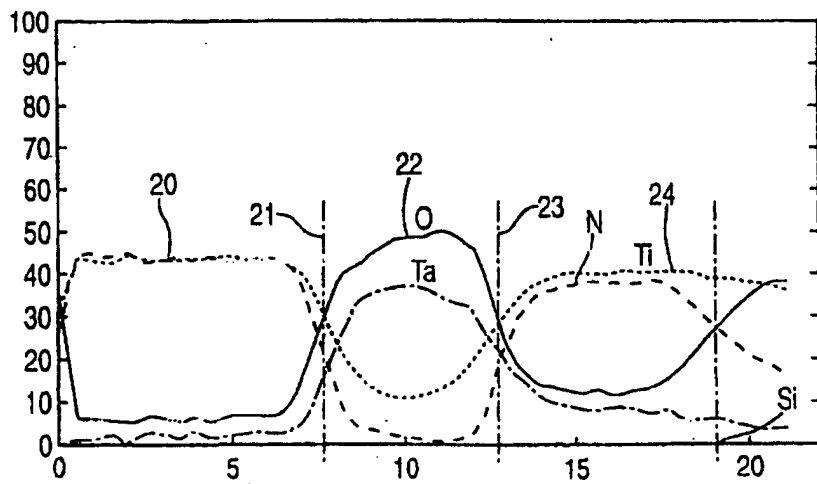
- 37.如申請專利範圍第36項之控制器，其中該等流體之至少一者係藉熱分解來沈積其化合物。
- ✓ 38.一種用以製造電容器之系統，其包括：
- (a)一個製程反應器界定一個室，該室被構型可罩住有待加工處理的基材；
 - (b)多個製程流體供應源與該室內連通；及
 - (c)一個控制器，其被構型可選擇及控制由流體該等供應源至該室之流體流而輔助至少一層介電層及至少一層導電層以呈接觸配置方式沉積於該基材上，該介電層及該導電層包含至少一個共通元素。
- 39.如申請專利範圍第38項之系統，其中該控制器被構型可控制流體流而輔助至少兩層導電層於中間夾有一層介電層之沈積。
- 40.如申請專利範圍第39項之系統，其中該等流體被選擇而藉此使沈積之各層於500至1000°C之溫度範圍內不會彼此反應。
- 41.如申請專利範圍第39項之系統，其中該共通元素為鉍。
- 42.如申請專利範圍第41項之系統，其中該介電層為五氧化鉍。
- 43.如申請專利範圍第42項之系統，其中該導電層為氮化鉍。
- 44.如申請專利範圍第43項之系統，其中至少有一種流體為含鉍有機金屬化合物。

- 45.如申請專利範圍第44項之系統，其中有一種流體為伍(二甲基鹽胺基)鉍及另一種流體為伍(乙氧基)鉍。
- 46.如申請專利範圍第45項之系統，其中該等流體之至少一者係藉熱分解來沈積其化合物。
- 圖式簡單說明：
- 第一圖(a)為先前技術沈積的TiN/Ta₂O₅/TiN堆之奧格(Auger)之電子光譜術化學濃度深度曲線；
10. 第一圖(b)為先前技術TiN/Ta₂O₅/TiN堆於800°C真空退火後之奧格電子光譜術化學濃度深度曲線；
- 第一圖(c)為TiN/Ta₂O₅/TiN堆之圖解
15. 代表圖；
- 第二圖(a)為根據本發明之TiN/Ta₂O₅電容器之代表性剖面圖；
- 第二圖(b)為根據本發明之另一種TiN/Ta₂O₅電容器之代表性剖面圖；
20. 第三圖為線圖顯示Ta₂O₅反應及TiN與Ta₂O₅反應之吉伯氏(Gibbs)自由能；
- 第四圖(a)為根據本發明沈積的TiN/Ta₂O₅/TiN堆之奧格電子光譜術化學濃度深度曲線；
25. 第四圖(b)為根據本發明TiN/Ta₂O₅/TiN堆於800°C真空退火後之奧格電子光譜術化學濃度深度曲線；
- 第四圖(c)為根據本發明TiN/Ta₂O₅/TiN堆之圖解代表圖；及
30. 第五圖為根據之製程裝置之示意代表圖。

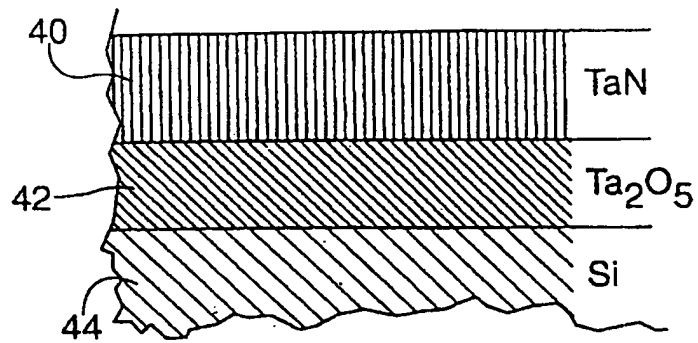
(4)



第一圖 a

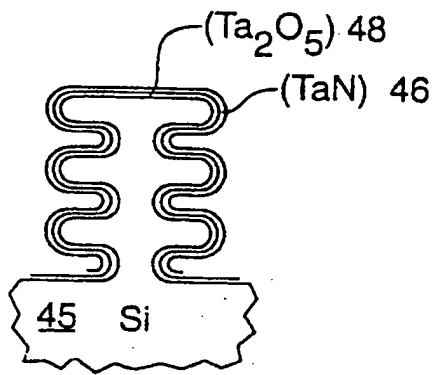


第一圖 b

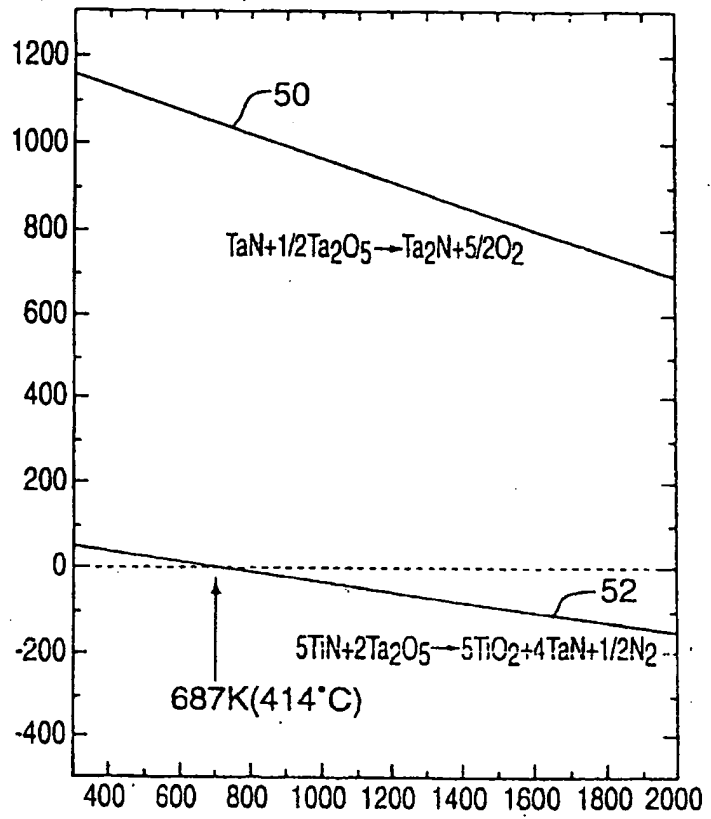


第二圖 a

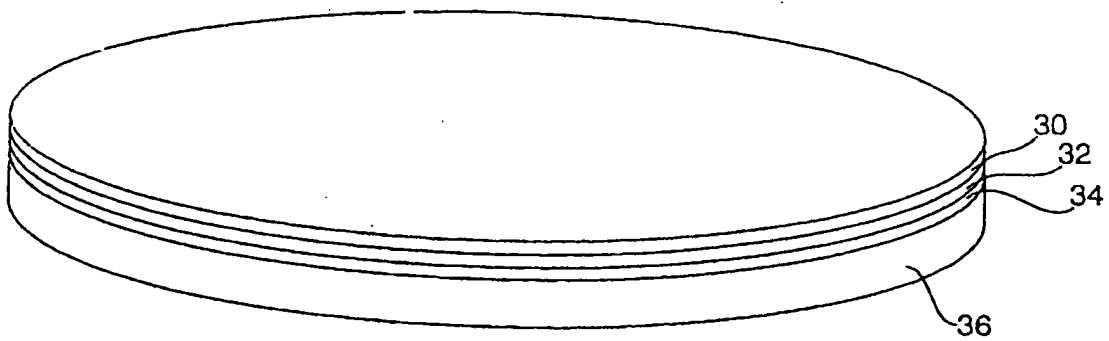
(5)



第二圖 b

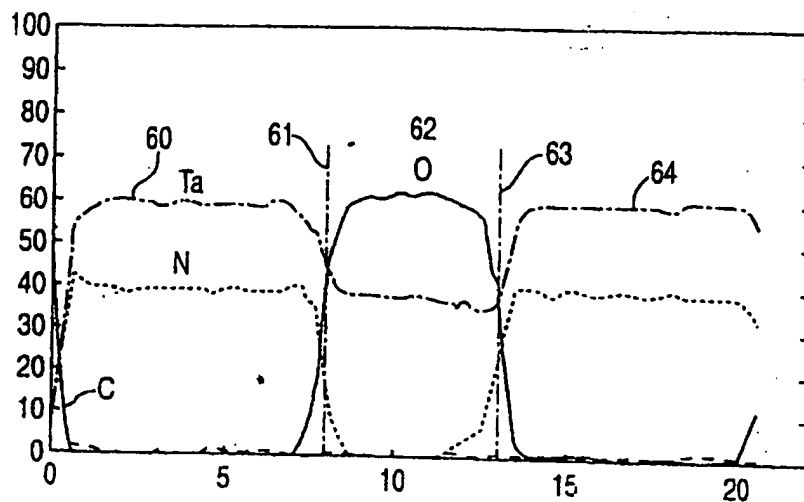


第三圖

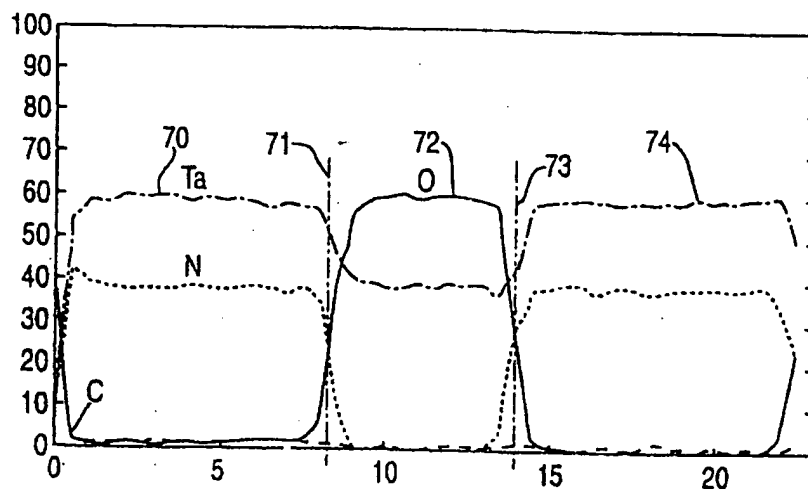


第一圖 c

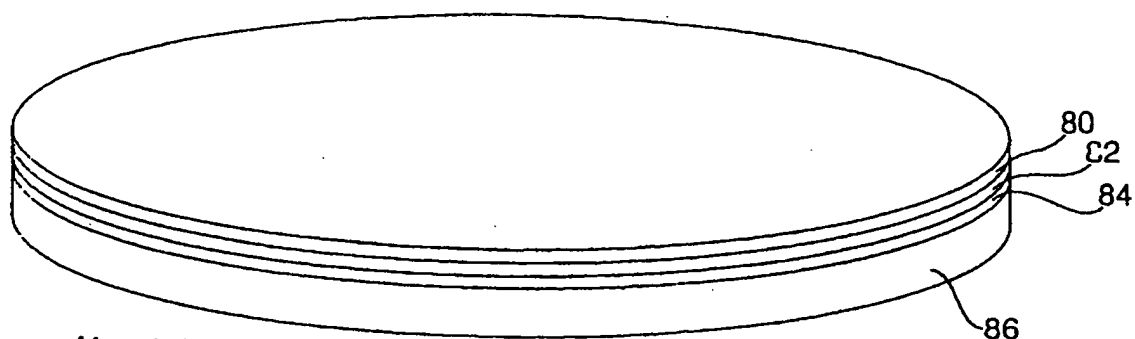
(6)



第四圖 a

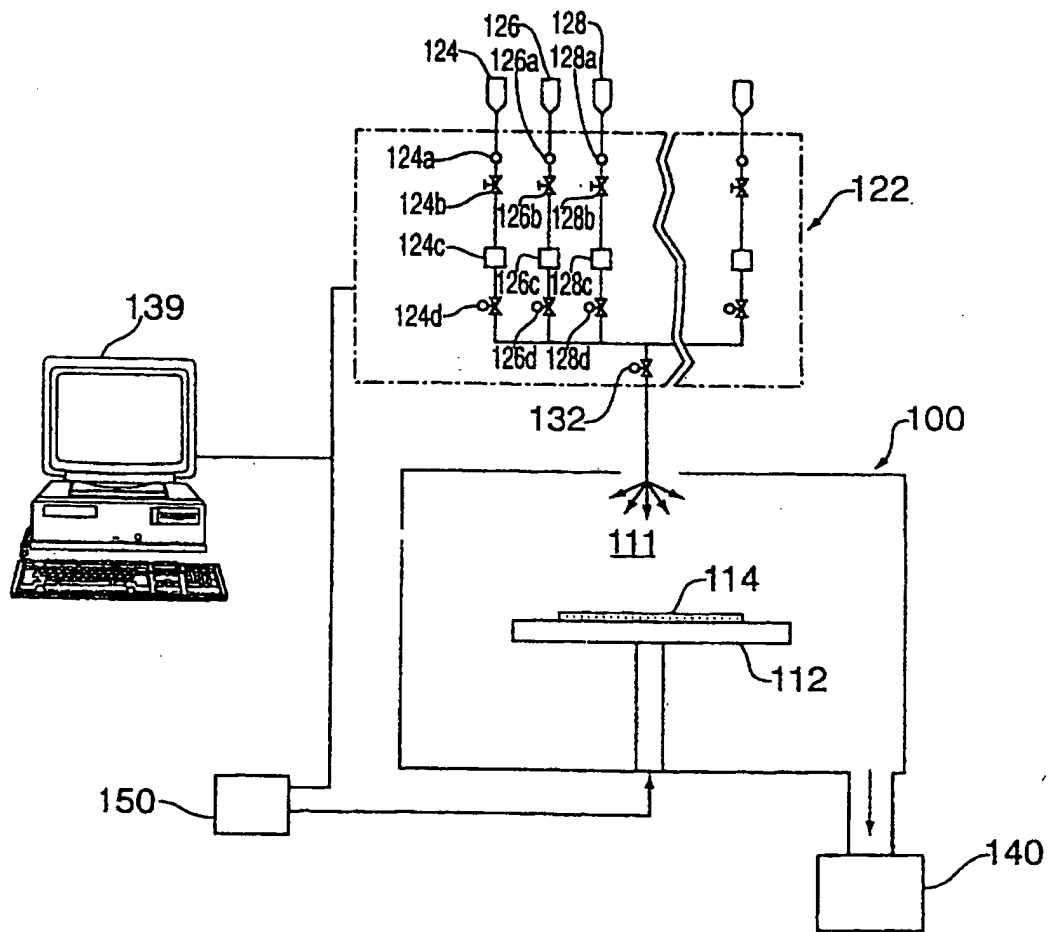


第四圖 b



第四圖 c

(7)



第五圖